

基于 CORTEX M4 的 32 位电力线载波专用 MCU,
150 MHz,512KB FLASH, 256KB RAM
3xUART,SPI,IIC,Timers,ADC,2.0-3.6V

目录

1. 版本记录	5
2. 总体概况	6
2.1 芯片简介	6
2.2 芯片框图	6
2.3 基本特性	6
2.4 应用范围	7
2.5 缩略语	7
2.6 引脚分布	9
2.7 引脚说明	9
2.8 模拟相关引脚说明	10
2.9 数字管脚和复用功能表	10
2.10 极限参数	11
2.11 电气特性	12
2.11.1 CMU模块电气规格	12
2.11.2 PMU模块电气规格	12
2.12 封装尺寸	13
2.12.1 丝印说明	13
2.12.2 QFN48封装尺寸	14
2.13 包装规格	15
3. AES 模块	16
3.1 概述	16
3.2 功能列表	16
4. CMU 模块	17
4.1 概述	17
4.2 时钟框图	17
4.3 时钟说明	18
4.3.1 内部分频低频时钟	18
4.3.2 外部高频 HSE 时钟	18
4.3.3 内部高频 PLL 时钟	18
4.3.4 时钟源选择及时钟分频	19
4.4 CMU 模块电气规格	19
4.4.1 时钟源起振时间	19
4.4.2 时钟源功耗	19
5. CRC 模块	20
5.1 概述	20
5.2 功能列表	20
5.2.1 主要特性	20
5.2.2 典型的 CRC 参数模型	20
5.2.3 CRC 计算流程图	22
6. ADC 模块	23
6.1 概述	23
6.2 功能列表	23

7. DEBUG 模块.....	2 4
7.1 概述	2 4
8. DMA 模块.....	2 5
8.1 概述	2 5
8.2 功能列表	2 5
9. ECC 模块.....	2 6
9.1 概述	2 6
9.2 功能列表	2 6
10. EXTI 模块	2 7
10.1 概述	2 7
10.2 功能列表	2 7
11. GPIO 模块	2 8
11.1 概述	2 8
11.2 功能列表.....	2 8
11.2.1 主要特性.....	2 8
11.2.2 支持开漏输出的引脚.....	2 8
11.2.3 支持 STMR 捕获的引脚	2 8
11.2.4 引脚的复用功能.....	2 9
11.2.5 需要注意的引脚.....	3 1
11.3 电气特性	3 1
12. I2C 模块	3 2
12.1 概述	3 2
12.2 功能列表	3 2
13. I2S 模块.....	3 3
13.1 概述	3 3
13.2 功能列表	3 3
14. MEMORY 模块.....	3 4
14.1 概述	3 4
14.1.1 FLASH.....	3 4
14.1.2 SRAM	3 4
15. MSPI 模块	3 5
15.1 概述	3 5
15.2 功能列表	3 5
16. PMU 模块.....	3 6
16.1 概述	3 6
16.2 功能列表	3 6
16.3 PMU 电气规格.....	3 6
16.3.1 POR	3 6
16.3.2 BOR.....	3 6
16.3.3 LDO.....	3 6
17. PWM 模块.....	3 8
17.1 概述	3 8
17.2 功能列表	3 8

18. QSPI 模块.....	3 9
18.1 概述	3 9
18.2 功能列表	3 9
19. RESET 模块	4 0
19.1 概述	4 0
19.2 功能列表	4 0
20. RTC 模块.....	4 1
20.1 概述	4 1
20.2 功能列表	4 1
21. SM2 模块.....	4 2
21.1 概述	4 2
21.2 功能列表	4 2
22. SM4 模块.....	4 3
22.1 概述	4 3
22.2 功能列表	4 3
23. SPI 模块.....	4 4
23.1 概述	4 4
23.2 功能列表	4 4
24. STIMER 模块.....	4 5
24.1 概述	4 5
24.2 功能列表	4 5
25. TIMER 模块.....	4 6
25.1 概述	4 6
25.2 功能列表	4 6
26. UART 模块.....	4 7
26.1 概述	4 7
26.2 功能列表	4 7
27. WDT 模块	4 8
27.1 概述	4 8
27.2 功能列表	4 8

1. 版本记录

版本记录	版本修改说明
初版	2024-08-01

2. 总体概况

2.1 芯片简介

本芯片是支持 HPLC 通信的高度集成 SOC 芯片，物理层满足国网 Q/GDW12087.41 标准。采用先进的数模混合设计技术与工艺，将 HPLC 模拟前端电路和数字信号处理电路、存储器以及 MCU 完全在单芯片上实现，从而完成数据的调制解调及协议层处理。

本芯片的 HPLC 通信通道采用 OFDM 调制解调方式，支持信号频率范围 200KHz 到 12MHz，最高可支持 411 个子载波，子载波支持 BPSK、QPSK 及 16QAM 映射以实现不同的速率模式，物理层最高可达到 12Mbps 传输速度。芯片内置强大的 Turbo 前向纠错及交织技术，传输模式灵活可配，使其在极强的噪声干扰下仍可实现可靠通信。

本芯片集成 32 位 MCU 内核及丰富的片上资源，能够满足电网双模通信 MAC 层及以上协议层软件功能及应用开发需求。

本芯片工作温度范围为-40°C~+85°C。

2.2 芯片框图

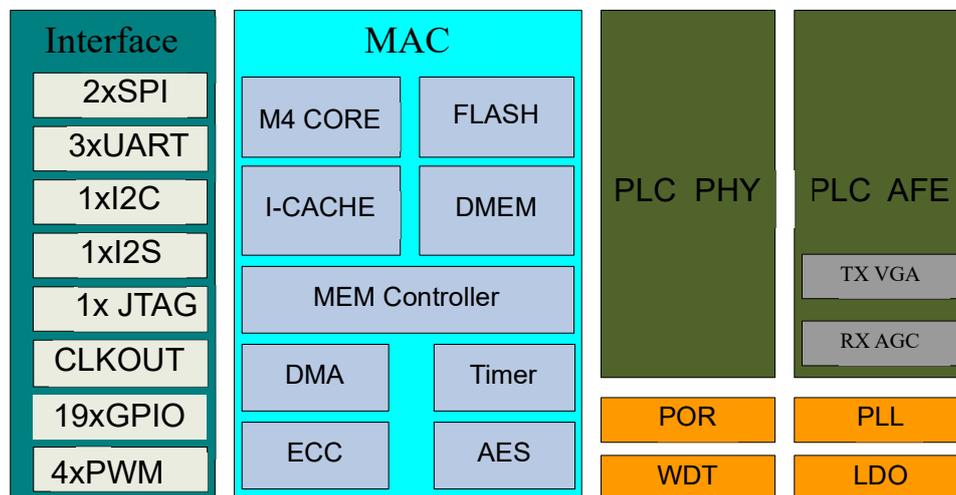


图 2.1:系统结构框图

2.3 基本特性

- 内核:Arm 32-bit Cortex-M4,最大主频 150MHZ
- 40 到 85°C工作温度
- 存储器
 - 512K FLASH
 - 256K SRAM
- CRC 循环校验单元
- 复位和电源管理单元
 - 工作电压:1.2V、3.0~3.6V
 - POR/PDR
- 通讯接口
 - 3 路 UART

- 2 路 SPI
- 2 路 IIC
- 时钟管理单元
 - 主时钟:25M
 - 内部 32K
- GPIO
 - 19 个 GPIO
 - 4 路 PWM 输出
- ADC
 - 4 个 ADC 通道
- 5 个带输入捕获的定时器
- 支持 4 线 JTAG 调试方式
- 150KHz-12MHz 载波
- 支持 4 线 JTAG 调试方式

2.4应用范围

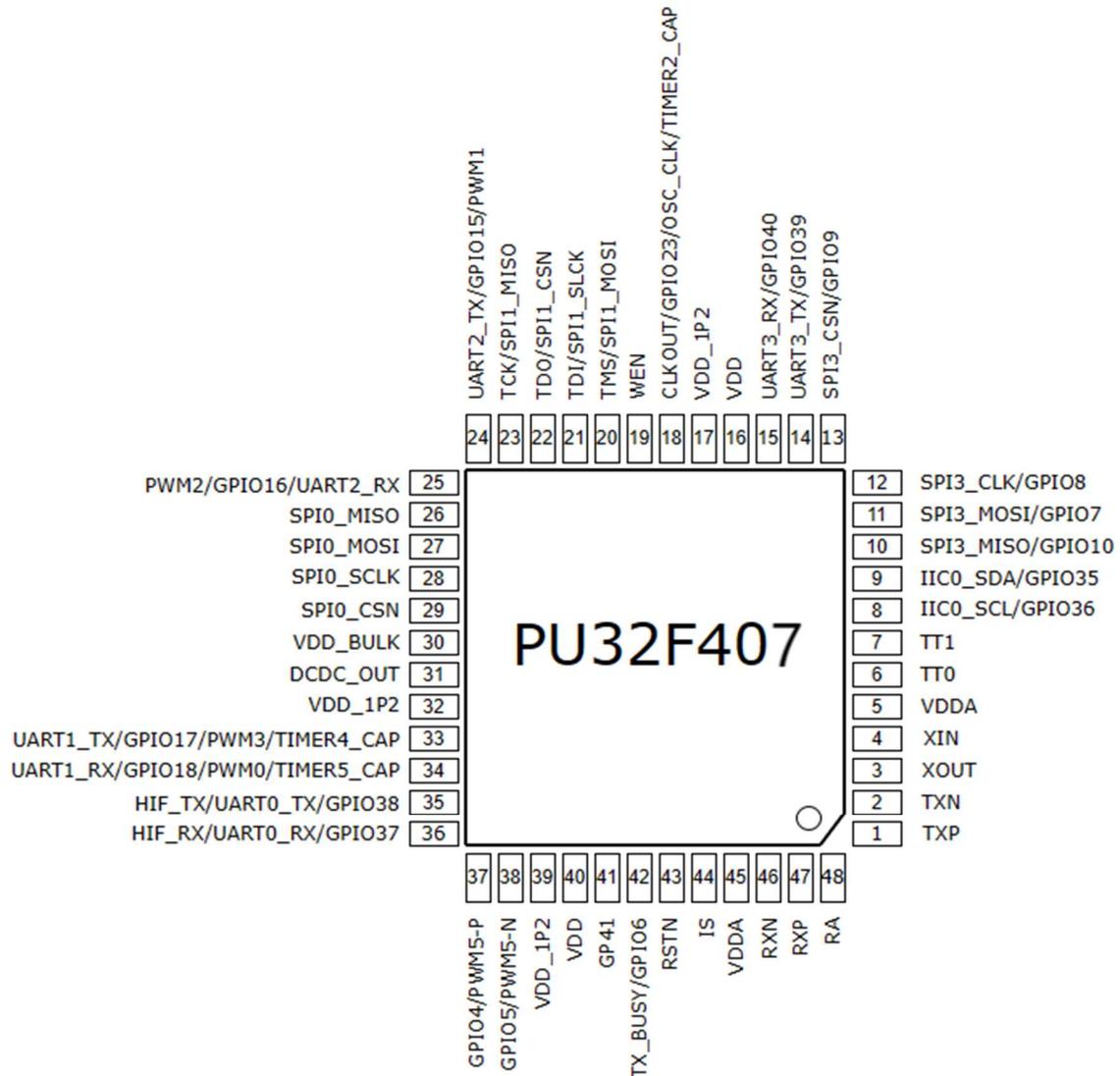
- 远程自动抄表
- 物联网及智能家居
- 照明控制
- 工控自动化
- 智能楼宇控制
- 光伏控制

2.5缩略语

缩略语	说明
ADC	Analogue to Digital Converter
AGC	Automatic Gain Control
AMP	Amplifier
AMR	Automatic Meter Reading
ARQ	Automatic Repeat Request
BOR	Brown Out Reset
BPF	Band Pass Filter
CRC	Cyclic Redundancy Check
DAC	Digital to Analogue Converter
DDS	Direct Digital Converter
FFT	Fast Fourier Transformation
GPIO	General Purpose IO
HIF	Host Interface
IRQ	Interrupt Request
ISI	Inter Symbol Interference
LDO	Low Drop Out linear regulator

LVD	Low Voltage Detect
OFDM	Orthogonal Frequency Division Multiplexing
OSC	Oscillator
PDM	Pulse Density Modulation
PGA	Programmable Gain Amplifier
PLC	Power line communication
POR	Power On Reset
PPDU	PHY Packet Data Unit
PS0	Program memory Section0
PS1	Program memory Section1
PSM	Power Saving Mode
RTC	Real Time Clock
RSSI	Received Signal Strength Indication
SCM	System Clock Management
SFR	Special Function Register
SPI	Serial Peripheral Interface
UAM	User Application Mode
VGA	Voltage Gontral Amplifier
WDT	Watch Dog Timer

2.6 引脚分布



2.7 引脚说明

引脚	符号	类型	功能描述
1	TXP	A	芯片 DAC 输出引脚，输出幅度 0-2Vpp
2	TXN	A	芯片 DAC 输出引脚，输出幅度 0-2Vpp
3	XOUT	A	晶振时钟输出
4	XIN	A	晶振时钟输入
5	VDDA		模拟电源，3.3V 输入，加 0.1uF 电容
6	TT0	IO	测试相关引脚，接 GND
7	TT1	IO	测试相关引脚，接 GND
16	VDD		数字电源，3.3V 输入，加 0.1uF 电容

17	VDD1P2		数字内核 1.2V, 加 0.1uF 退耦电容, 所有的 1.2V 需要通过外部连接在一起
30	VDD_BUCK		BUCK 电源 3.3V 输入, 接 4.7uF 和 0.1uF 电容
31	DCDC		BUCK PWM 信号输出信号, 片外电感推荐值为 10uH, 片外电容推荐值为 10uF
32	VDD1P2		连接 BUCK 输出 1.2V, 外接 0.1uF 电容, 所有的 1.2V 需要通过外部连接在一起
39	VDD1P2		数字内核 1.2V, 加 0.1uF 退耦电容, 所有的 1.2V 需要通过外部连接在一起
40	VDD		数字电源, 3.3V 输入, 加 0.1uF 电容
43	RSTN	I	复位引脚, 芯片内部 10K 上拉, 低电平有效, 复位时间 > 5ms
44	IS	A	输入管脚偏置电流设置引脚, 外接电阻连接 30kΩ 1% 电阻到地
45	VDDA		模拟电源, 3.3V 输入, 加 0.1uF 电容
46	RXN	A	差分信号输入负端
47	RXP	A	差分信号输入正端
48	RA	A	测试引脚, 悬空

2.8 模拟相关引脚说明

2.9 数字管脚和复用功能表

序号	名称	默认功能	Fuction 0	Fuction 1	Fuction 2	Fuction 3
8	GPIO36	GPIO	MCU SCL0			
9	GPIO35	GPIO	MCU SDA0			
10	GPIO10	GPIO	SPI3 MISO	GPIO	DC_IN_3	
11	GPIO7	GPIO	SPI3 MOSI	GPIO	DC_IN_4	
12	GPIO8	GPIO	SPI3 SCLK	GPIO	DC_IN_1	
13	GPIO9	GPIO	SPI3 CS_N	GPIO	DC_IN_2	
14	GPIO39	GPIO	UART3_TX			
15	GPIO40	GPIO	UART3_RX			
18	GPIO23	GPIO	MAC CLK	OSC CLK	Timer2 capture	I2S_MCLK
19	WEN	Function 0	Watchdog EN	GPIO		
20	JTAG_TMS	Function 0	MCU TMS(default)	SPI1 MOSI(Default master)	GPIO	I2S_DI
21	JTAG_TDI	Function 0	MCU TDI(default)	SPI1 SCLK(Default master)	GPIO	I2S_BCLK
22	JTAG_TDO	Function 0	MCU TDO(default)	SPI1 CS_N(Default)	Timer3 capture	I2S_LRCLK

				master)		
23	JTAG_TCK	Function 0	MCU TCK(default)	SPI1 MISO(Default master)	GPIO	I2S_DO
24	GPIO15	GPIO	UART2_TX	GPIO	PWM1	
25	GPIO16	GPIO	UART2_RX	GPIO	PWM2	
26	SPI0_MOSI	Function 0	SPI0			
27	SPI0_MOSI	Function 0	SPI0			
28	SPI0_SCLK	Function 0	SPI0			
29	SPI0_CSN	Function 0	SPI0			
33	GPIO17	GPIO	UART1_TX	GPIO	PWM3	Timer4 capture
34	GPIO18	GPIO	UART1_RX	GPIO	Timer5 capture	PWM0
35	GPIO38	GPIO		UART0 TX		
36	GPIO37	GPIO		UART0 RX		
37	GPIO4	GPIO				
38	GPIO5	GPIO	Timer0 capture	I2S1_MCLK		
41	GPIO41	GPIO				
42	GPIO6	GPIO	TX_BUSY			

2.10 极限参数

ITEM	RANGE	UINTS
VDD to GND	-0.5~+4.0	V
IO to GND	-0.5~+4.0*	V
Continuous Power Dissipation	1500(derate 25mW/°C,above 70°C)	mW
Operating Temperature Range	-40~+85	°C
Storage Temperature Range	-50~+150	°C
Lead Temperature(soldering,10S)	300	°C

备注:

1.部分带开漏功能的 IO 支持 5.5V 耐压，超过极限参数使用芯片，将可能导致芯片永久性失效。

2.11 电气特性

2.11.1 CMU模块电气规格

待补充

2.11.2 PMU模块电气规格

待补充

2.12 封装尺寸

2.12.1 丝印说明

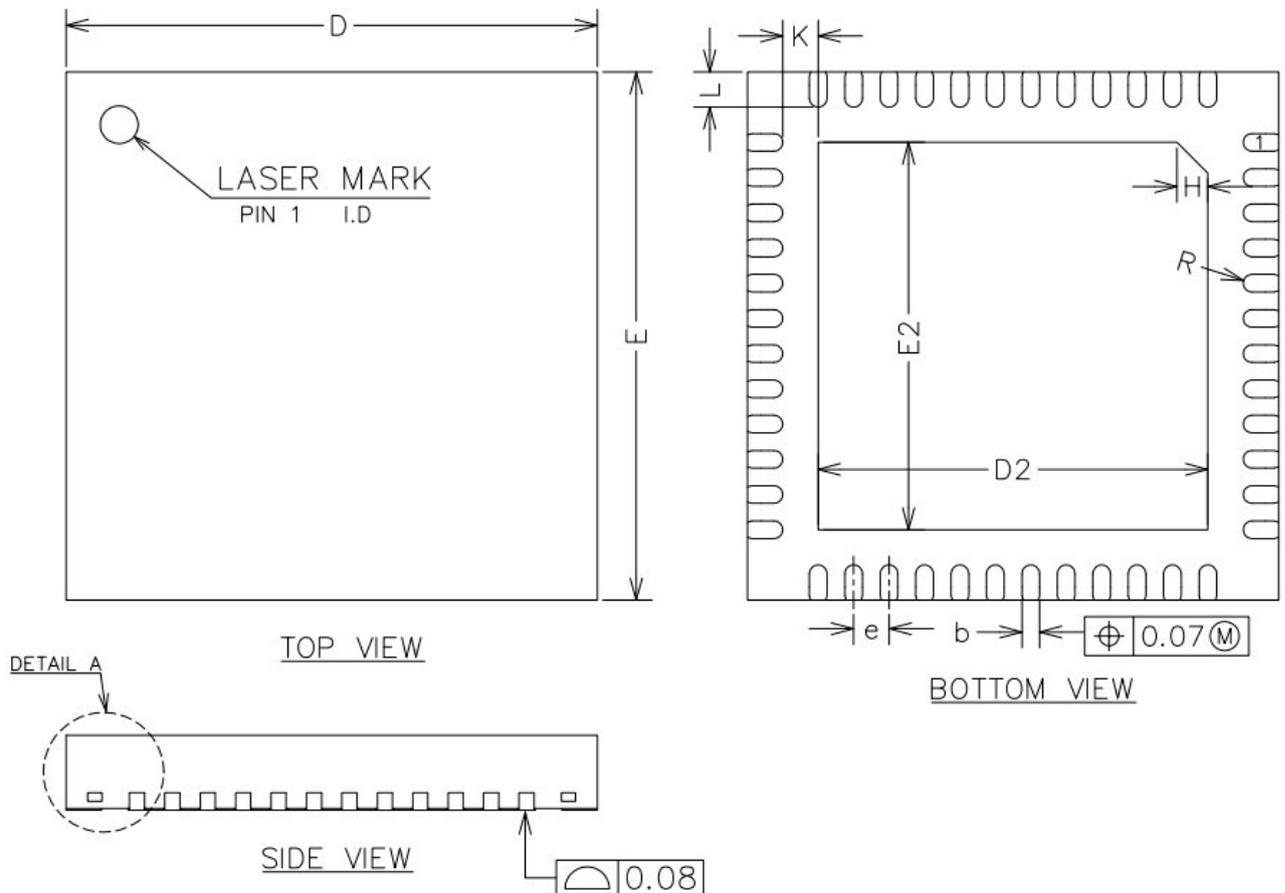


图 2.5:丝印说明

•说明

- 第 1~3 位 (xxx) 为产品批号
- A 表示封测厂
- 后 3 位 (xxx) 为 DATE CODE

2.12.2 QFN48封装尺寸



COMMON DIMENSIONS
(UNITS OF MEASURE=MILLIMETER)

SYMBOL	MIN	NOM	MAX
A	0.70	0.75	0.80
A1	0.00	0.02	0.05
A3	0.20REF		
b	0.15	0.20	0.25
D	5.90	6.00	6.10
E	5.90	6.00	6.10
D2	4.30	4.40	4.50
E2	4.30	4.40	4.50
e	0.30	0.40	0.50
H	0.35REF		
K	0.30	0.40	0.50
L	0.30	0.40	0.50
R	0.075	-	-

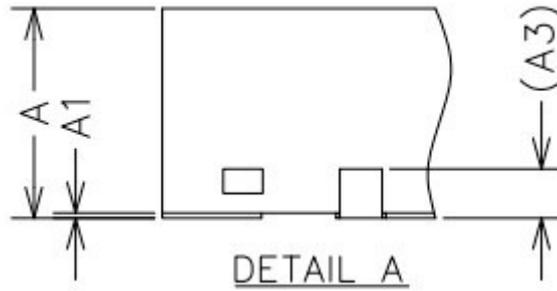


图 2.8:QFN48-6X6 封装尺寸

2.13 包装规格

型号	包装方式	每盘数量
PU32F407	托盘	490PCS/盘 (35x14)

3. AES模块

3.1 概述

AES 算法是一种对称加解密算法，其加密和解密都采用相同的密钥。

密钥长度支持 128bit、192bit 和 256bit。

输入数据以 128bit 长度进行分组，如果输入数据长度不是 128bit 的整数倍，需要进行补位。

输出数据长度等于输入数据长度。

3.2 功能列表

- 密钥长度可配置
 - 128bit
 - 192bit
 - 256bit
- 算法模式可配置
 - ECB 模式
 - CBC 模式
- 支持加密或解密
- 支持 GCM 模式
- 支持单独启动有限域乘法单元
- 数据大小端可配置
- 支持自动密钥扩展：不同长度的密钥，内部会通过密钥扩展生成多个轮密钥
- 使用一个 DMA 通道输入明文数据，使用另一个 DMA 通道输出密文数据
- 支持加密和解密完成中断

4. CMU模块

4.1概述

芯片支持以下系统时钟源

- 外部晶体振荡器提供的 25MHz 时钟。
- 外部晶体振荡器提供的 25MHz 时钟，片内倍频得到 200MHz、250MHz、300MHz 的 PLL 时钟。
- 外部晶体振荡器提供的 25MHz 时钟，片内分频得到 32.768KHz 时钟。

4.2时钟框图

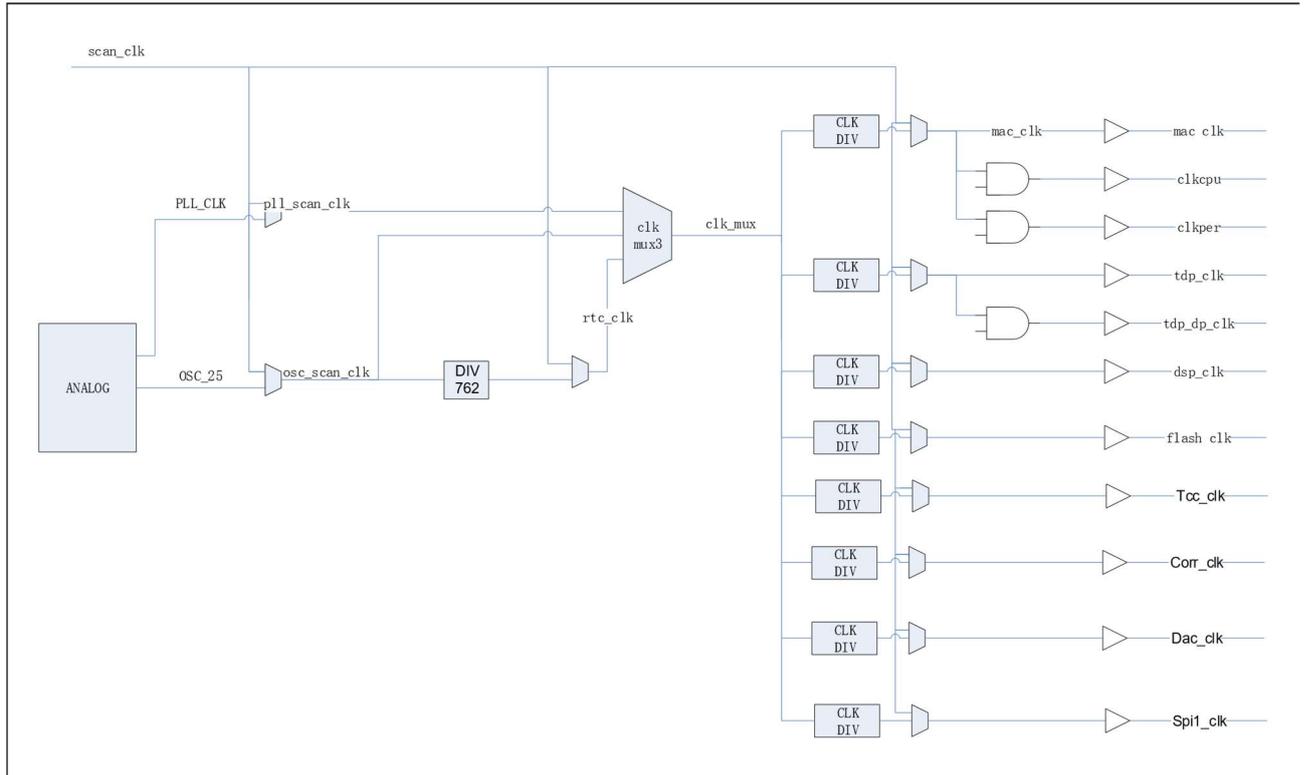


图 4.1:时钟框图

时钟相关说明如下：

- Flf:内部分频低频时钟，由参考时钟源 Fhse 分频得到。
- Fhse:外部高频 HSE 时钟。
- Fpll:内部高频 PLL 时钟（3 档可调），参考时钟源为 Fhse。

4.3 时钟说明

4.3.1 内部分频低频时钟

内部分频低频时钟 (Fif)，由外部晶体振荡器分频得到，频率为 32.768KHz

4.3.2 外部高频 HSE 时钟

外部高频 HSE 时钟 (Fhse) 由 25MHz 晶体提供，晶体参考电路如下图。

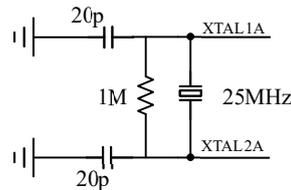


图 4.2:晶体外围电路图

4.3.3 内部高频 PLL 时钟

内部高频 PLL 时钟 (Fpll) 由外部晶体振荡器 (HSE) 提供的 25MHz 时钟倍频得到。

HSE 时钟经过 8 倍、10 倍或 12 倍升频，PLL 输出 200MHz、250MHz 或 300MHz 时钟给 MCU 和 PHY 系统。

芯片内部有 PLL 时钟锁定检测模块，时钟锁定标志将反映在寄存器 PllStatus.bit[2]上，用户可以通过查询该控制位，以判定 PLL 是否已经进入锁定状态。如果该位为 1，表征 PLL 已锁定成功，用户可将系统时钟切换到 PLL 时钟。

备注:

1. 必须先打开 PLL 的总开关，才能使能 PLL 时钟。
2. PLL 的总开关由寄存器 HplcPhyEnCtl 的 bit0 和 bit1 控制。

4.3.4 时钟源选择及时钟分频

芯片有 3 路可选的系统时钟源，包括 Fhse、Fpll、Flf 时钟。时钟源选择模块负责选取其中一路时钟源作为工作时钟。时钟分频模块具有多组时钟分频器，用户可将工作时钟源进行分频，提供给 MAC 子系统的各个功能模块。

功能模块	输入时钟源	最大值	最小值	描述
系统时钟	PLL/HEE/LF	300M	32K	时钟源选择模块负责从 Fpll(200/250/300MHz)、Fhse(25MHz)或 Flf(32.768KHz)中选取一路作为工作时钟源。工作时钟源作为各功能模块时钟的分配器源头。
MAC 子时钟	无	200M	32K	MAC 时钟必须一直处于开启状态。可以通过配置寄存器 MacClkDiv 调整 MAC 时钟的频率。
FLASH 控制器时钟	无	50M	32K	访问片外 Flash 的串行时钟，时钟源为 Fhse 或 Fpll/1.5。可通过 QSPI 模块调整该时钟频率。

4.4 CMU模块电气规格

4.4.1 时钟源起振时间

(待补充)

4.4.2 时钟源功耗

(待补充)

5. CRC模块

5.1概述

CRC即循环冗余校验码：是数据通信领域中最常用的一种查错校验码，它对数据进行多项式计算，并将得到的结果附在数据帧后面；接收设备执行CRC校验算法，以保证数据传输的正确性和完整性。

CRC校验的原理简单清晰，具有实现简单、易于硬件实现等优点；它通过在数据帧中加入校验码，使得接收端可以通过简单的除法运算来检测数据帧在传输过程中是否出现错误。

5.2功能列表

5.2.1 主要特性

CRC模块含有可编程的多项式设置，支持常用的CRC标准：

- 支持CRC多项式宽度8、16、24、32位
- 支持CRC初始值为全0或全1
- 支持输入数据每个字节按位反转
- 支持异或输出前，整个数据以CRC宽度按位反转
- 支持CRC结果异或输出
- 支持CRC结果存放在数据尾部或CRCVAL寄存器
- 支持CRC编码和解码
- 采用DMA进行数据搬移，在搬移的同时进行CRC运算

备注：

- 1.同一时刻只能开启一个DMA通道进行CRC运算。

5.2.2 典型的CRC参数模型

Name	PolyLen	Poly	InitialVal	DatEndian	XorOut	Generatorpolyno-mial
CRC-8	8	0x07	0x00	FALSE	0x00	$x^8+x^2+x^1+1$
CRC-8/ROHC	8	0x07	0xFF	TRUE	0x00	$x^8+x^2+x^1+1$
CRC-8/MAXIM	8	0x31	0x00	TRUE	0x00	$x^8+x^5+x^4+1$
CRC-16/IBM	16	0x8005	0x0000	TRUE	0x0000	$x^{16}+x^{15}+x^2+1$
CRC-16/MAXIM	16	0x8005	0x0000	TRUE	0xFFFF	$x^{16}+x^{15}+x^2+1$
CRC-16/USB	16	0x8005	0xFFFF	TRUE	0xFFFF	$x^{16}+x^{15}+x^2+1$
CRC-16/MODBUS	16	0x8005	0xFFFF	TRUE	0x0000	$x^{16}+x^{15}+x^2+1$
CRC-16/CCITT	16	0x1021	0x0000	TRUE	0x0000	$x^{16}+x^{12}+x^5+1$

CRC-16/CCITT-FALSE	16	0x1021	0xFFFF	FALSE	0x0000	$x^{16}+x^{12}+x^5+1$
CRC-16/X25	16	0x1021	0xFFFF	TRUE	0xFFFF	$x^{16}+x^{12}+x^5+1$
CRC-16/XMODEM	16	0x1021	0x0000	FALSE	0x0000	$x^{16}+x^{12}+x^5+1$
CRC-32	32	0x04C11DB7	0xFFFFFFFF	TRUE	0xFFFFFFFF	$x^{32}+x^{26}+x^{23}+x^{22}+x^{16}+x^{12}+x^{11}+x^{10}+x^8+x^7+x^5+x^4+x^2+x^1+1$
CRC-32/MPEG-2	32	0x04C11DB7	0xFFFFFFFF	FALSE	0x00000000	$x^{32}+x^{26}+x^{23}+x^{22}+x^{16}+x^{12}+x^{11}+x^{10}+x^8+x^7+x^5+x^4+x^2+x^1+1$

表 5.1:典型参数模型

Name: CRC 模型名称。

PolyLen: CRC 多项式宽度。

Poly: 多项式生成项的简写，以 16 进制表示。例：CRC-16/X25 生成多项式为 $x^{16}+x^{12}+x^5+1$ ，完整的生成项是 0x11021，忽略最高位的“1”，多项式简写为 0x1021。

InitialVal: CRC 初始化预置值。

DatEndian: FALSE 表示输入数据每个字节不按位颠倒（MSB 优先），输出的计算结果不按位颠倒；TRUE 表示输入数据每个字节按位颠倒（LSB 优先）；输出的计算结果按位颠倒（注：计算结果是在 PolyLen 宽度上按位颠倒）。

XorOut: 计算结果与 PolyLen 宽度的数值（全 0 或全 1）进行异或后输出。

5.2.3 CRC 计算流程图

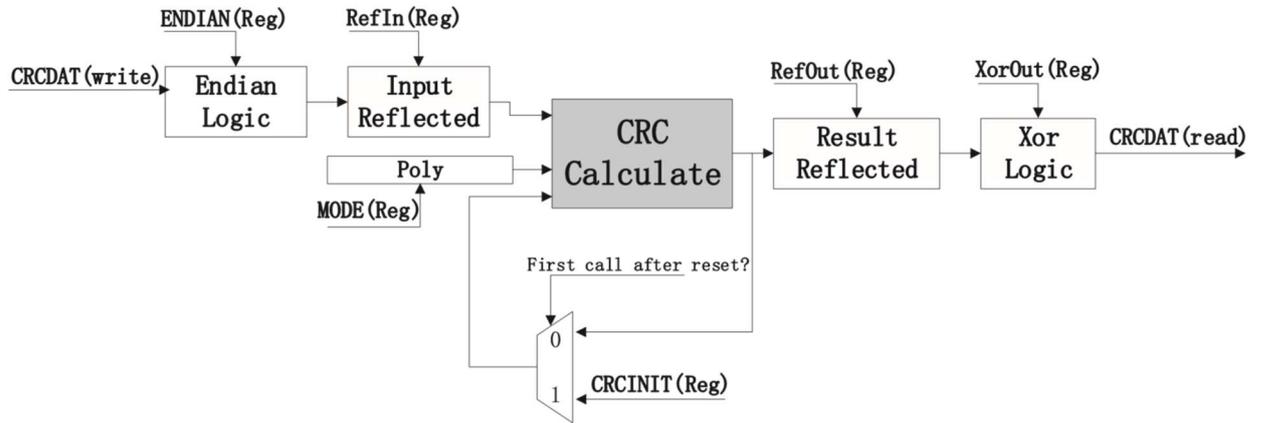


图 5.1:计算流程图

6. ADC模块

6.1概述

DCADC (Direct Current Analog to Digital Converter) 模块, 即直流 ADC。主要功能是实现单通道、多通道循环采样, 并自动将采样值传输至指定的内存空间, 可以同时自动计算 RMS。

DCADC 模块拥有 4 个输入端口, 每个端口有独立的采样使能控制位和 RMS 计算使能控制位。DCADC 模块的采样率可配置, 采样精度为 12bit, 支持原采样值或自动计算 RMS。

6.2功能列表

模块主要特性如下:

- 支持 4 个输入端口
 - 具有独立的通道使能
 - 具有独立的 RMS 计算使能
- 工作模式可选
 - 单次或循环模式可选
 - 单通道或多通道可选
- 2 种采样速率可选
 - 采样速率 2KHz
 - 采样速率 2.4KHz
- 2 种输出结果可选
 - 输出 ADC 原始值
 - 输出 RMS 值
- 采样精度 12bit

7. DEBUG模块

7.1概述

- DEBUG 模块提供专用接口，被用于外部主机访问芯片内部资源，该模块包括 SSPI 和 JTAG 接口
- SSPI 全称 Slave SPI，允许外部主机通过 SSPI 接口访问芯片，所有请求都是通过 4 个间接寻址寄存器来实现
- JTAG 全称 Joint Test Action Group，允许外部主机通过 JTAG 接口实现在线编程、在线调试等

8. DMA模块

8.1概述

DMA 模块提供在外设和 RAM 之间或者 RAM 和 RAM 之间高速的数据传输，在 DMA 数据搬运的过程中不需要 CPU 的参与，从而大大降低 CPU 的工作量。

8.2功能列表

- DMA 模块共有 12 个独立的可配置通道
- DMA 的传输可以外设到 RAM，RAM 到外设，RAM 到 RAM，FLASH 到 RAM
- 每个通道支持最多 22 个外部请求源
- 12 个通道可以同时工作
- 可配置的地址增量模式（地址递增基于数据传输的位宽）
 - 递增模式
 - 固定模式
 - 数据块内循环增加模式（仅在块传输模式下）
- 可配置的地址循环模式
 - 循环模式
 - 非循环模式
- 可配置的数据传输方式
 - 单次传输（一次请求传输一个数据）
 - 块传输（一次请求传输整个数据块）
- DMA 支持 3 种中断：
 - 传输完成中断
 - 半传输中断
 - 传输错误中断
- 可配置的数据传输位宽
 - 8 位
 - 16 位
 - 32 位
- 支持 CRC Engine
- 支持 AES Engine
- 支持 SM4 Engine

9. ECC模块

9.1概述

ECC (Elliptic Curve Cryptography) ——椭圆曲线加密算法，是一种基于椭圆曲线上离散对数计算问题的非对称加密算法，它提供了一种执行密钥交换、数字签名和加密等加密操作的安全方式。

本模块支持的加密协议或算法包括 ECDSA(EC Digital Signature Algorithm)、SM2 (SM2 椭圆曲线公钥密码算法) 及相关变种协议。

9.2功能列表

- 支持 3 种椭圆曲线
 - SECP256R1
 - BRAINPOOL_P256R1
 - SECP384R1
- 支持 2 种加密模式
 - ECC
 - SM2
- 支持 5 种大数模运算
 - 模加运算 (ModularPlus)
 - 模减运算 (ModularSubtract)
 - 模乘运算 (ModularMultiply)
 - 模除运算 (ModularDivision)
 - 模逆运算 (ModularInverse)
- 支持 3 种点运算
 - 点乘运算 (DotMultiply)
 - 点加运算 (DotAdd)
 - 验证点是否在曲线上 (DotVerifyOnCurve)
- 支持 ECDSA/SM2 签名/认证运算
 - ECDSASign
 - ECDSAVerify
 - SM2Sign
 - SM2Verify

10. EXTI模块

10.1概述

Cortex®-M4 集成了嵌套式矢量型中断控制器(Nested Vectored Interrupt Controller(NVIC))来实现高效的异常和中断处理。NVIC 实现了低延迟的异常和中断处理，以及电源管理控制。它和内核是紧密耦合的。

更多关于 NVIC 的说明请参考《Cortex®-M4 技术参考手册》。

EXTI（中断控制器）模块的功能有选择中断事件请求作为输入到的功能有选择中断事件请求作为中断输入到 NVIC，唤醒 WFI；选择中断事件请求作为事件输入，唤醒 WFE。

10.2功能列表

- 支持 1 组掉电中断
 - 独立的中断使能控制
 - 独立的中断标志与状态位
- 最多支持 49 个 GPIO 中断
 - 支持电平触发
 - 支持边沿触发
 - 具有独立的中断屏蔽位
- 支持 6 组 TIMRE 中断
- 支持 6 组 STIMER 中断
- 支持 6 组 UART 中断
- 支持 2 组 HPLC 中断
- 支持 2 组 PWM 中断
- 支持 1 组 SPI 中断
- 支持 1 组 QSPI 中断
- 支持 1 组 SSPI 中断
- 支持 2 组 I2C 中断
- 支持 1 组 I2S 中断
- 支持 1 组 ECC 中断
- 支持 1 组 AES 中断
- 支持 1 组 RTC 中断
- 支持 1 组 DCADC 中断
- 支持 1 组 PLL 锁定中断
- 支持 1 组 DMA 中断

11. GPIO模块

11.1概述

1. 最多可支持 49 个通用 I/O 引脚，从 GPIO0–GPIO48，各片上设备用其来实现逻辑输入/输出功能。
2. 每个 GPIO 端口有相关的控制和配置寄存器，以满足特定应用的需求。
3. 每个 GPIO 端口支持输入、输出、中断、复用功能。
4. GPIO 端口上的外部中断在中断控制器（EXTI）中有相关的配置寄存器，支持电平触发（高电平/低电平）和边沿触发（上升沿/下降沿）。
5. GPIO 端口通过配置可以作为外设的复用功能，在特定的封装下具有最大的灵活性。

11.2功能列表

11.2.1 主要特性

- 每个引脚都有输入/输出方向控制
- 每个引脚都有内部弱上拉功能
- 每个引脚都支持推挽输出，其中有 5 个引脚支持开漏输出
- 每个引脚都支持外部中断触发
- 部分引脚可作为外设的复用功能

备注:

- 1.若引脚配置为输出，内部弱上拉功能无效。

11.2.2 支持开漏输出的引脚

有 5 个引脚支持开漏输出。

表 11.1:开漏输出引脚

引脚名称
RGPIO5
RGPIO23
RGPIO35
RGPIO36
RGPIO38

11.2.3 支持 STMR 捕获的引脚

有 12 个引脚可以作为 STMR 的输入捕获功能，支持上升沿触发。

表 11.2:STMR 捕获引脚

引脚名称
RGPIO7
RGPIO8
RGPIO9
RGPIO10
RGPIO15
RGPIO16
RGPIO25
RGPIO26
RGPIO27
RGPIO28
RGPIO35
RGPIO36

11.2.4 引脚的复用功能

表 11.3:复用功能

Name	48PIN	64PIN	72PIN	DEF_FUNC	FUNC0	FUNC1	FUNC2	FUNC3
RGPIO34	/	PIN8	PIN9	GPIO	I2C1_SCL	PWM6-P		
RGPIO33	/	PIN9	PIN10	GPIO	I2C1_SDA	PWM6-N		
RGPIO36	PIN8	PIN10	PIN11	GPIO	I2C0_SDA			
RGPIO35	PIN9	PIN11	PIN12	GPIO	I2C0_SCL			
RGPIO42	/	PIN12	PIN14	GPIO				
RGPIO10	PIN10	PIN13	PIN15	GPIO	MSPI3_MI	GPIO	DC_IN_3	
RGPIO7	PIN11	PIN14	PIN16	GPIO	MSPI3_MO	GPIO	DC_IN_4	
RGPIO8	PIN12	PIN15	PIN17	GPIO	MSPI3_SCK	GPIO	DC_IN_1	
RGPIO9	PIN13	PIN16	PIN18	GPIO	MSPI3_CSN	GPIO	DC_IN_2	
RGPIO39	PIN14	PIN17	PIN19	GPIO	UART3_TX	PWM4-P		
RGPIO40	PIN15	PIN18	PIN20	GPIO	UART3_RX	PWM4-N		
RGPIO22	/	PIN19	PIN21	GPIO	MSPI1_MI	I2S_DO		
RGPIO19	/	PIN20	PIN22	GPIO	MSPI1_MO	I2S_DI		
RGPIO20	/	PIN21	PIN23	GPIO	MSPI1_SCK	I2S_BCLK		
RGPIO21	/	PIN22	PIN24	GPIO	MSPI1_CSN	I2S_LRCLK		
RGPIO23	PIN18	PIN25	PIN28	GPIO	MCU_CLK	OSC_CLK	TMR2_CAP	I2S_MCLK

RGPIO24	PIN19	PIN26	PIN29	WEN	WEN	GPIO		
RGPIO0	/	PIN27	PIN30	GPIO	GPIO			
RGPIO1	/	PIN28	PIN31	GPIO	GPIO			
RGPIO25	PIN20	PIN29	PIN32	JTAG_TMS	JTAG_TMS	MSPI1_MO	GPIO	I2S_DI
RGPIO26	PIN21	PIN30	PIN33	JTAG_TDI	JTAG_TDI	MSPI1_SCK	GPIO	I2S_BCLK
RGPIO27	PIN22	PIN31	PIN34	JTAG_TDO	JTAG_TDO	MSPI1_CSN	TMR3_CAP	I2S_LRCLK
RGPIO28	PIN23	PIN32	PIN35	JTAG_TCK	JTAG_TCK	MSPI1_MI	GPIO	I2S_DO
RGPIO15	PIN24	PIN33	PIN36	GPIO	UART2_TX	GPIO	PWM1	
RGPIO16	PIN25	PIN34	PIN37	GPIO	UART2_RX	GPIO	PWM2	
RGPIO29	PIN26	PIN35	PIN38	SSPI_SO	SSPI_SO	SPI0_MOSO	IFDI	
RGPIO32	PIN27	PIN36	PIN39	SSPI_SI	SSPI_SI	SPI0_MISI	IFDI	
RGPIO30	PIN28	PIN37	PIN40	SSPI_SCK	SSPI_SCK	SPI0_SCK	IFDI	
RGPIO31	PIN29	PIN38	PIN41	SSPI_CSN	SSPI_CSN	SPI0_CSN	IFDI	
RGPIO43	/	PIN42	PIN45	GPIO	UART5_TX			
RGPIO44	/	/	PIN46	GPIO	UART5_RX			
RGPIO45	/	/	PIN47	GPIO	UART4_TX			
RGPIO46	/	/	PIN48	GPIO	UART4_RX			
RGPIO2	/	PIN43	PIN49	GPIO	TMR1_CAP			
RGPIO3	/	PIN44	PIN50	GPIO				
RGPIO47	/	/	PIN51	GPIO				
RGPIO48	/	/	PIN52	GPIO				
RGPIO17	PIN33	PIN45	PIN53	GPIO	UART1_TX	GPIO	PWM3	TMR4_CAP
RGPIO18	PIN34	PIN46	PIN54	GPIO	UART1_RX	GPIO	TMR5_CAP	PWM0
RGPIO38	PIN35	PIN47	PIN55	GPIO		UART0_TX		
RGPIO37	PIN36	PIN48	PIN56	GPIO		UART0_RX		
RGPIO14	/	PIN49	PIN57	GPIO	MSPI2_MI	I2S_DO		
RGPIO11	/	PIN50	PIN58	GPIO	MSPI2_MO	I2S_D1		
RGPIO12	/	PIN51	PIN59	GPIO	MSPI2_SCK	I2S_BCLK		
RGPIO13	/	PIN52	PIN60	GPIO	MSPI2_CSN	I2S_LRCLK		
RGPIO4	PIN37	PIN53	PIN61	GPIO	GPIO		PWM5-P	
RGPIO5	PIN38	PIN54	PIN62	GPIO	TMR0_CAP	I2S_MCLK	PWM5-N	
RGPIO41	PIN41	PIN57	PIN65	GPIO				

RGPIO6	PIN42	PIN58	PIN66	GPIO	TX_BUSY			
--------	-------	-------	-------	------	---------	--	--	--

11.2.5 需要注意的引脚

1. RGPIO24

该引脚用于自动使能看门狗。

当MCU复位启动时，会自动检测该引脚的高低状态：如果为高电平，则强制启动看门狗；如果为低电平，则不启动看门狗，后续可由软件启动看门狗。

2. RGPIO25, RGPIO26, RGPIO27, RGPIO28

这些引脚用于控制 JTAG 下载和仿真；如果需要连接调试器，则引脚必须保持为 JTAG 复用功能。

3. RGPIO29, RGPIO30, RGPIO31, RGPIO32

这些引脚用于通过 SSPI 接口下载程序，如果配置为其他模式，则无法下载程序。

所以需要下载程序时，软件需要将这几个引脚配置为 SSPI 模式。

11.3 电气特性

待补充。

12. I2C模块

12.1 概述

- I2C 模块提供一个符合 Philips I2C 总线规范的串行接口，利用两根总线实现设备与总线之间的数据传输，传输过程中状态寄存器 I2cSta 实时反映 I2C 总线控制器的传输状态。
- I2C 是一种同步半双工串行通讯接口，用两根线实现设备与总线之间的数据传输：串行时钟 SCL 和串行数据 SDA。
- 每一个与总线相连的设备都有一个唯一的地址。
- I2C 是一个真正的多主机总线，它包含冲突侦测和仲裁机制，以防止多个主机同时开始数据传输时的数据丢失。

12.2 功能列表

- 仅有一路 I2C 通讯接口，支持主从模式
- 支持 I2C 同步半双工串行通讯协议
- 支持的 I2C 通讯速率可调节
- 支持 7 位地址模式
- 处于主模式时，支持可编程的时钟发生器提供串行时钟
- 处于从模式时，内部时钟发生器被关闭，使用外部主机提供的串行时钟
- 当检测到总线状态有变化时，若 I2C 中断使能时，可以产生 I2C 中断
- 支持 SCL 和 SDA 的开漏模式，由外部硬件上拉电阻实现信号的“线与”逻辑

13. I2S模块

13.1 概述

I2S(Inter-IC Sound)总线，是 Philips 公司为数字音频设备之间的音频数据传输而制定的一种总线标准，该总线专用于音频设备之间的数据传输，广泛应用于各种多媒体系统。

I2S 模块支持 I2S/PCM 模式，支持全双工/半双工通信、主/从模式设置、DMA 数据传输等。

13.2 功能列表

- 支持 I2S/PCM 模式
- 支持全双工/半双工通信
- 支持主/从模式设置
- 支持双声道
- 支持 2/4 通道
- 支持 DMA 数据传输
- 通道位宽长度可配置
 - 8bit
 - 16bit
 - 24bit
 - 32bit
- 数据位宽长度可配置
 - 8bit
 - 16bit
 - 24bit
 - 32bit
- 采样率可配置
- 支持主时钟输出功能（通过 CLKOUT）引脚

14. MEMORY模块

14.1 概述

14.1.1 FLASH

- 该 flash 是叠封的，最大容量为 1MB
- 支持读、写、扇区擦除、全擦除操作
- 扇区擦除的 sector 大小为 4KB
- 支持 8bit 读取数据
- 支持 32bit 写入数据，且必须 32bit 写入

14.1.2 SRAM

- 内存容量为 384KB，可按 8bit、16bit、32bit 访问
- 读写操作以 CPU 时钟进行，无等待周期
- SRAM 可以执行代码

15. MSPI模块

15.1概述

MSPI (Master Serial Peripheral Interfacer) 模块, 即仅可作为主机模式的 SPI 模块, 主要用于和带 SPI 标准接口的从设备通信。

该芯片包括 3 组 MSPI 接口, 均通过外部引脚引出, 可以与带 SPI 标准接口的从设备进行通信。

15.2功能列表

模块主要特性如下:

- 支持 Read/FastRead/PageProgram 操作命令
- 仅支持 SPI Master 模式
- 数据传输异或可配置
- 可编程的时钟相位
- 可编程的时钟极性

16. PMU模块

16.1 概述

PMU (Power Management Unit) 为芯片的电源管理模块, 功能如下:

- 内部 LDO 可为芯片数字模块提供 1.0V 电源。
- 监测系统电源, 根据 AVDD3P3 的电压幅值产生 BOR、POR 复位信号。

16.2 功能列表

- 芯片 DVDD1P0 为数字供电, 内建或外灌可控制。
- 芯片内建 AVDD1P2 和 DVDD1P2
- 独立的 PLC 电源
- 独立的时钟电源
- 内置电源检测模块, 可根据 AVDD3P3 电压输出 POR 或 BOR 复位

16.3 PMU电气规格

16.3.1 POR

表 16.1:POR 电气参数

	MIN	TYP	MAX	单位
上电翻转阈值		2.8		V
下电翻转阈值		2.8		V
模拟滤波		2		ms
功耗				nA

16.3.2 BOR

表 16.2:BOR 电气参数

	MIN	TYP	MAX	单位
上翻阈值		2.4		V
下翻阈值		2.4		V
模拟滤波				us
功耗				nA

16.3.3 LDO

16.3.3.1 DVDD1P0

表 16.3:DVDD1P0 电气参数

	MIN	TYP	MAX	单位
工作电压	2.8	3.3	3.6	V

输出电压		1.00		V
建立时间				us
静态功耗				mA
线性调制				mV/V
负载调制				mV/mA
稳压电容		4.7		uF

16.3.3.2 DVDD1P2

表 16.4:DVDD1P2 电气参数

	MIN	TYP	MAX	单位
工作电压	2.8	3.3	3.6	V
输出电压		1.20		V
建立时间				us
静态功耗				mA
线性调制				mV/V
负载调制				mV/mA
稳压电容		4.7		uF

16.3.3.3 AVDD1P2

表 16.5:AVDD1P2 电气参数

	MIN	TYP	MAX	单位
工作电压	2.8	3.3	3.6	V
输出电压		1.20		V
建立时间				us
静态功耗				mA
线性调制				mV/V
负载调制				mV/mA
稳压电容		0.1		uF

17. PWM模块

17.1概述

PWM（Pulse Width Modulation）控制就是对脉冲的宽度进行调制的技术，即通过对一系列脉冲的宽度进行调制，来等效的获得所需要的波形。

17.2功能列表

17.2.1 主要特性

- 支持 6 路 PWM，分别由两个定时器 IP 控制，每个定时器 IP 可独立控制各自的 2 路 PWM
- 支持独立输出和双路同时输出
- 双路同时输出功能支持同步输出模式和互补输出模式
- 在互补输出模式下，支持死区插入功能
- 计数器和比较器的位宽均为 16 位
- 支持向上计数、向下计数、中央计数 3 种计数方式
- 支持频率和占空比可调节
- 基于 MAC 时钟进行计数

18. QSPI模块

18.1概述

QSPI 模块是专门用来控制 Flash 的，以保护 Flash 内容准确、完整，避免 Flash 内容被异常修改，同时可以提高操作 Flash 的效率。

QSPI 模块支持调节时钟分频系数，以适应不同的应用场景。

QSPI 模块还集成了 cache 相关的功能。

18.2功能列表

- 支持时钟分频系数可配置
- 支持对 Flash 读、写、擦除等操作
- 支持对 Flash 读、写 SR 寄存器等操作
- 支持获取 Flash id
- 支持统计 Cache hit、miss 数
- 支持地址重映射功能

19. RESET模块

19.1 概述

系统支持多种复位方式，划分为以下几种类型：

- 电源复位
 - 上电检测复位 (POR_RST)
 - 掉电检测复位 (BOR_RST)
- 系统复位
 - 外部引脚复位 (PIN_RST)
 - 看门狗复位 (WDT_RST)
 - 软件复位 (SOFT_RST)

任何复位源产生复位时，MCU 的程序指针恢复到 0000H，所有芯片寄存器恢复到复位默认值，外部引脚电平恢复到复位状态。

19.2 功能列表

系统支持复位方式如下：

- 上电检测复位 (POR_RST)
- 掉电检测复位 (BOR_RST)
- 外部引脚复位 (PIN_RST)
- 看门狗复位 (WDT_RST)
- 软件复位 (SOFT_RST)

20. RTC模块

20.1概述

RTC(Real Time Clock)模块，即实时时钟模块，内部具有一组连续计数的计数器，可为系统提供时钟日历。

RTC 模块提供包含日期（年/月/日/星期）和时间（时/分/秒/亚秒）的万年历功能。

RTC 模块还具有闹钟功能，可软件设置闹钟时间，当设置闹钟时间与时钟寄存器的值相匹配时，若闹钟中断使能开启，将产生闹钟中断。

20.2功能列表

- 独立的模块使能开关
 - 使能时，RTC 计数器开始计数。
 - 关闭时，时钟寄存器的值将停止并被保留。
- 支持万年历功能
 - 时钟寄存器包含年/月/日/时/分/秒/亚秒/星期。
 - 最小分辨率为 100 毫秒
- 支持闹钟功能
 - 闹钟时间可独立设置，包括月/日/时/分/秒/亚秒/星期。
 - 闹钟设定时间，月/日/时/分/秒/亚秒/星期均有独立的比较使能控制。
 - 时间寄存器与设定闹钟时间相匹配时，可产生闹钟事件。
 - 闹钟产生模式可设置，支持每年/月/日/时/分/秒/星期产生闹钟事件。
- 具有高精度时钟源
 - RTC 时钟源由外部高频振荡器时钟分频得到。
 - RTC 时钟频率为 32.768KHz
- 具有独立的中断使能
 - 中断使能可配置
- 支持 2 种时制
 - 12 小时时制
 - 24 小时时制
- 支持 AM 或 PM 选择

备注:1.只有在 HourFormat 为 1 时，AM 或 PM 选择设置才有效。

21. SM2模块

21.1概述

国密 SM2 算法是一种非对称椭圆曲线算法，它基于椭圆曲线提供高效安全的数字签名和公钥算法。

- 安全性：SM2 算法基于椭圆曲线的数学难题，提供了与 RSA 等传统公钥算法相比更高的安全性。
- 高效性：SM2 算法在实现相同安全级别的条件下，所需的密钥长度更短，计算效率更高。
- 合规性：作为国家标准，SM2 算法在中国的政府机构、金融行业等领域得到了广泛的推广和应用。

21.2功能列表

- 支持国密标准的椭圆曲线
 - SM2
- 支持 5 种大数模运算
 - 模加运算 (ModularPlus)
 - 模减运算 (ModularSubtract)
 - 模乘运算 (ModularMultiply)
 - 模除运算 (ModularDivision)
 - 模逆运算 (ModularInverse)
- 支持 3 种点运算
 - 点乘运算 (DotMultiply)
 - 点加运算 (DotAdd)
 - 验证点是否在曲线上 (DotVerifyOnCurve)
- 支持 SM2 签名/认证运算
 - SM2Sign
 - SM2Verify

备注:

- 1.SM2 模块的寄存器和 ECC 模块共用，请参考 ECC 寄存器说明。
-

22. SM4模块

22.1概述

SM4 算法是一种对称加解密算法，其加密和解密都采用相同的密钥。

密钥长度固定 128bit。

输入数据以 128bit 长度进行分组，如果输入数据长度不是 128bit 的整数倍，需要进行补位。

输出数据长度等于输入数据长度。

22.2功能列表

- 固定密钥长度
 - 128bit
- 算法模式可配置
 - ECB 模式
 - CBC 模式
- 支持加密或解密运算
- 数据大小端可配置
- 支持自动密钥扩展：对于加解密的密钥，内部会通过密钥扩展生成多个轮密钥
- 使用一个 DMA 通道输入明文数据，使用另一个 DMA 通道输出密文数据
- 支持加密和解密完成中断，但若使用 DMA 模式，则不会产生中断

23. SPI模块

23.1 概述

SPI (Serial Peripheral Interface) 模块, 即串行外设接口, 提供了基于 SPI 协议的数据发送和接收功能, 可实现与带 SPI 接口的外围设备进行全双工同步串行通讯。

23.2 功能列表

模块主要特性如下:

- 3/4 线全双工同步传输
- 2/3 线半双工同步传输
- 主机/从机模式
- 7 种主机波特率
- 通信时钟高达 $F_{cpu}/4$
- 8 位传输帧格式, MSB/LSB 可配置
- 极性和相位可配置
- 写冲突处理机制
- 发送和接收 FIFO 深度高达 64bytes
- 可配置的 FIFO 中断

24. STIMER模块

24.1 概述

Stimer 模块提供 1 个 32 位高精度计数器，计数器上电复位后就自动从零开始计数，正常不清零，一直计到溢出，然后重新开始计数。

每个 stimer 包含 2 个 compare，当比较器的值与 stimer 计数值相同时，可以产生中断或触发 TDP start（仅 stimer0 支持）。

每个 stimer 包含 1 个 capture，用于捕捉外部输入信号变化的时间。

支持频偏补偿功能，实现频率的自动跟踪。

24.2 功能列表

- 支持 6 个 Stimer 模块
- 32 位递增计数器
- 16 位预分频器,用于对计数器时钟频率进行分频,分频系数介于 1 到 65535 之间
- 2 个比较器
- 1 个捕获器
- 支持频偏补偿功能
- 5 种工作模式:
 - 计数器模式
 - 比较器（即周期定时）模式
 - 输入捕获模式
 - TDP start 模式（仅 stimer0 支持）
 - FCH latch 模式（仅 stimer0 支持）
- 支持如下中断请求:
 - 输入捕获中断
 - 比较（即周期定时）中断

25. TIMER模块

25.1概述

该定时器有包含一个 32 位自动重载计数器，该计数器由可编程预分频器驱动。

该定时器既可用于通用定时器以生成时基，也可用来捕获外部输入的时间。

计数器模式使能后，counter 开始计数，计数的分频由 TmrDiv.PreDiv 控制，读 TmrCnt.CntVal 寄存器，可以得到当前计数值。

当周期定时模式使能时，当 counter 的值与写入的计数周期值 TmrPrd.Prd 相等时，如果 TmrIE.PrdIE 置位，则产生 TmrIF.PrdIF 中断。（注：该 counter 只能 count up，不能 count down。）

当捕获模式使能时，模块会根据 TmrCtrl.CCMode 的配置捕捉上升沿或下降沿，当捕获到对应事件时，模块会自动保存此时 counter 的值到 TmrCap.CapVal 寄存器中。如果 TmrIE.CapIE 置位，则产生 TmrIF.CapIF 中断。

25.2功能列表

- 支持 6 个 Timer 模块
- 32 位递增/递增自动重载计数器
- 32 位预分频器，用于对计数器时钟频率进行分频，分频系数介于 1 到 $(2^{32}-1)$ 之间
- 3 种工作模式：
 - 计数器模式
 - 输入捕获模式
 - 周期定时模式
- 支持如下中断请求：
 - 输入捕获中断
 - 周期定时中断

26. UART模块

26.1概述

UART（通用异步收发传输器）提供了一种灵活的方法与使用工业标准 NRZ 异步串行数据格式的外部设备进行全双工数据的交换。除了标准的异步收发器模式外，UART 还具有了红外调制功能，以实现红外通讯。

可以灵活地配置数据位，停止位，校验方式以及电平逻辑，收发 FIFO 结合 DMA 可以实现高速数据通信。

26.2功能列表

26.2.1 主要特性

- 全双工异步通信，支持 4 路串口，支持通讯电平正反逻辑
- 串口时钟源为 MAC 时钟，波特率可配，最高速率可达 2Mbps
- 支持红外调制输出，调制极性可配置，红外调制频率可配，默认频率为 38KHz
- 可配置的数据位长度
 - 7 位
 - 8 位
- 可配置的停止位
 - 1 位
 - 2 位
- 可配置的校验位
 - 奇校验
 - 偶校验
 - 全 0
 - 全 1
 - 无校验
- 接收和发送可以单独使能
- 支持收发独立 FIFO 功能，可配置的最大触发深度为 16 字节
- 串口数据 Buffer 支持 DMA 请求

27. WDT模块

27.1概述

WDT(Watchdog Timer)是一个特殊的定时器，向上计数到最大计数值时发出溢出脉冲，产生 watchdog 复位。如果在溢出脉冲发生前将 WDT Counter 通过 WdtRldVal 配置为小于其最大计数值，则不会发出 watchdog 复位。

27.2功能列表

- 使用硬件狗设计，WDTEN PIN 拉高或者 WdtEn 位置 1，则看门狗开启，WDT 默认复位时间为 10s，最大复位时间为 100s
- WDT 一旦使能，只能通过芯片复位时拉低 WDTEN PIN 来关闭
- 基于 OSC 时钟分频，计数周期为 100ms，10 位递增计数器，计数范围 0~1000，计数满 1000 即产生 WDT 复位
- 通过 WdtRldVal 寄存器重载计数值，实现喂狗操作,重载计数值范围 0~1000

声明

使用规格书中所出现的信息在出版当时是正确的，矽朋微电子留说明书的更改权和解释权，并拥有不事先通知而修改产品的权利。使用者可以在确认前应从我司官网或者其它有效渠道获取最新版本资料，并验证相关信息是否完整和最新。

用任何半导体产品在特定条件下都有一定的失效或发生故障的可能，买方有责任在使用产品进行系统设计和整机制造时遵守安全标准并采取安全措施。产品不授权使用于救生、维生产品或系统中做为关键部件，以避免潜在失败风险可能造成人身伤害或财产损失情况的发生！